

Hardwarebeschreibung der 80-Zeichen-Karte

=====

Die 80-Zeichen-Karte von Kersten & Partner ist als Zusatzeinheit für den MZ-700 konzipiert worden, um diesen Computer CP/M-fähig zu machen und somit ein großes Softwareangebot nutzen zu können.

Da der MZ-700 nur 40 Zeichen/Zeile darstellen kann und CP/M 80 Zeichen/Zeile verlangt, wurde die Erweiterung als Low-Cost Gerät alleine auf diesen Zweck ausgelegt. Der verwendete Video-Prozessor ist eigentlich grafikfähig, wird aber hier hardwaremäßig eingeschränkt und kann, auch durch das verwendete EPROM, nur einen ASCII-Standard-Zeichensatz darstellen. Das die Karte einen eigenen Video-Ausgang hat und eigenständig ist, braucht eigentlich nicht zu den Nachteilen gezählt zu werden, denn der, der zwei Monitore besitzt, kann durch geeignete Software hervorragend auf einem Monitor arbeiten, während der zweite z.B. ein Kontrollmenu darstellt.

Angesprochen wird die Einheit über die 4 Adressen 70h-73h im I/O-Adressbereich der Z80-CPU. Der frei programmierbare CRTC (Cathode-Ray-Tube-Controller) Typ 6845E übernimmt die Steuerung der Bildspeicherung im eigenen 2K-RAM, der Bilderzeugung sowie der Cursordarstellung. Dadurch ist die CPU des Rechners zeitlich wenig belastet. Der CRTC wird über seine 18 internen Register programmiert (s. Tabelle 2) und belegt die I/O-Adressen 72h und 73h. Da nur zwei Adressen zur Verfügung stehen um 18 Register anzusprechen, wird zuerst über eine Adresse dem CRTC die Nummer des zu programmierenden Registers mitgeteilt und anschließend über die andere Adresse das entsprechende Register geladen oder gelesen.

Zur folgenden Erklärung der Hardwareabläufe sollte man sich erst einmal Bild 1 bis 3 sowie Tabelle 3 ansehen und sich anhand von Tabelle 1 die Signale des 6845 verdeutlichen. Im Schaltplan erkennt man die Signale BS, 6845, STORE und FETCH sowie WP und GET. Die vier ersteren, die durch die Dekoder IC 13 und IC 14 erzeugt werden, treten bei folgenden I/O-Zugriffen auf:

Adresse	Signale
70h = 112	BS und FETCH
71h = 113	BS und 6845 und STORE ;(Kontrollregister)
72h = 114	BS und 6845 ;(Adressregister)
73h = 115	BS und 6845 ;(Kontrollregister)

Die Signalnamen lassen schon die Funktionen der Signale erkennen:

BS (Bus Select) ist die allgemeine Aktivierung der Karte und gibt den Datenbuspuffer (IC 1) frei. Das Signal 6845 spricht in Verbindung mit der Adressleitung A0 das Adress- oder die Kontrollregister des CRTC an. Store und WP ermöglichen das schreiben von Daten über IC 2 ins RAM, wobei STORE die übernahme in IC 2 steuert und WP, synchronisiert mit Takt 2, das RAM auf "schreiben" schaltet und den Ausgang vom 74LS374 freigibt. Beim Auslesen von Daten erzeugt GET den übernahmeimpuls für IC 3 und FETCH legt die ent-

sprechenden Daten auf den Datenbus.

Wenn das Signal 6845 auftritt, wird aus Gründen des Timings die CPU über die WAIT-Leitung mittels IC 15 kurz angehalten. Der Schreibimpuls WP und der Leseimpuls GET können nur durch den Synchronisationstakt 2 (IC 9, Pin 12) in Verbindung mit der Freigabe des CRTIC (High an Pin 34) erzeugt werden. Der Takt 2 wird aus dem Grundtakt 1 der Karte durch den 4-Bit-Binärzähler IC 9 abgeleitet. Ein zweiter Synchronstakt 3 steuert die Flip-Flops IC 19 der Video-Endstufe, die den Cursor bei dem Blinken bzw. das Bild beim Strahlrücklauf ausblenden. Der Bildaufbau geschieht indem die Daten aus dem RAM über IC 4 zusammen mit der entsprechenden Rasterzeile (R0 - R3) als Adresse zuerst an das EPROM gelangen. Von dort werden die zugehörigen Bildsignalen parallel ins Schieberegister IC 8 geladen und seriell mit 16 MHz an die Video-Endstufe (IC 10, Pin 12) weitergegeben. Danach erfolgt die Ausgabe des nächsten Zeichens. Die Video-Endstufe besteht aus IC 10, IC 19, T1 sowie R1 bis R4. Abhängig von folgenden logischen Pegeln an den Ausgängen 6,8 und 11 von IC 10 treten folgende Spannungen am Video-Ausgang auf:

Pin 8	6	11	U-Out :
L	beliebig		ca. 0 Volt
H	H	H	ca. 2 Volt
H	sonstige		ca. 1 Volt

Diese Pegel bilden das standartmäßige Bild-Austast-Synchron (BAS) Signal. Dabei tritt ein Synchronimpuls an Pin8 IC 10 nur auf, wenn exklusiv H-Sync (CRTIC Pin 39) oder V-Sync (CRTIC Pin 40) High-Pegel führt.

Zum Schluß ein Tip für alle, die mit dem Bild ihrer 80-Zeichen-Karte unzufrieden sind : Füllen Sie den Bildschirm mit irgendwelchen Zeichen oder Buchstaben und probieren Sie die Kontrollregister des 6845 solange zu verändern, bis Ihr Bild gut ist. Einige Werte mit denen ich gute Erfahrung gemacht habe sind : R3=8, R4=159, R5=8, R0=125 (dezimal). Das braucht bei Ihnen aber nicht unbedingt zu stimmen, da einige Werte wie z.B. die Dauer des Synchronimpulses auch abhängig vom verwendeten Monitor sind.

Autor: Ralf Weidenbrück
Henri-Spaak-Str.119
5305 Alfter

Tabelle 1: Signalbezeichnungen des 6845

RA 0 - RA 4	: Raster Adress Line
MA 0 - MA13	: Memory Adress Line
D 0 - D 7	: Datenleitungen
<u>RS</u>	: Register Select (L=Adress/H=Control)
<u>CS</u>	: Chip Select
<u>EN</u>	: Enable
CUDISP	: Blinksignal für Cursor
LP	: Lightpen Eingang (bei positiver Flanke wird der Zustand von MA übernommen)
DISPTMG	: Displaytiming(L bei Strahlrücklauf)
CCLK	: Takteingang
R/ <u>W</u>	: Read/Write
<u>Res</u>	: Reset des 6845
VSync	: Vertikal-Synchron-Signal
HSync	: Horizontal-Synchron-Signal
Vss	: Masse
Vcc	: +5V

Tabelle 2 : Register des 6845

AR	(-/W)	Adress; Adresse des Controllregisters 0-17	5-Bit
R0	(-/W)	Horizontal Total; ges. Zeichen/Zeile ca. 1,5 * Zeichenzahl	8-Bit
R1	(-/W)	Horizontal Displayed; Zeichen/Zeile	
R2	(-/W)	HSync Position; kleiner Bild nach rechts	
R3	(-/W)	Sync Width; Synchronimpulsdauer	4-Bit
R4	(-/W)	Vertical Total; ges. Rasterzellen/Bild	7-Bit
R5	(-/W)	Vertical Total Adjust; Bildwiderholffrequenz	6-Bit
R6	(-/W)	Vertical Displayed; Rasterzellen/Bild	7-Bit
R7	(-/W)	Vertical Synch. Position; kleiner Bild runter	7-Bit
R8	(-/W)	Interlace; Bit 0 und 1 Zeilensprung J/N	
R9	(-/W)	Max. Raster Adress; Anzahl der Rasterzellen pro Zeichen	
R10	(-/W)	Cursor Start; Bit 0-4 Rasterzeile Beginn	Bit 6 5
		L L statischer Cursor	
		L H ohne Cursor	
		H L 3Hz blinken	
		H H 1,5 Hz blinken	
R11	(-/W)	Cursor End; Rasterzeile Ende	Bit 0-4
R12	(R/W)	Memory Start Adress; High-Byte	Bit 0-5
R13	(R/W)	Memory Start Adress; Low-Byte	
R14	(R/W)	Cursor Position; High-Byte	Bit 0-5
R15	(R/W)	Cursor Position; Low-Byte	
R16	(R/-)	Lightpen Adress; High-Byte	Bit 0-5
R17	(R/-)	Lightpen Adress; Low-Byte	

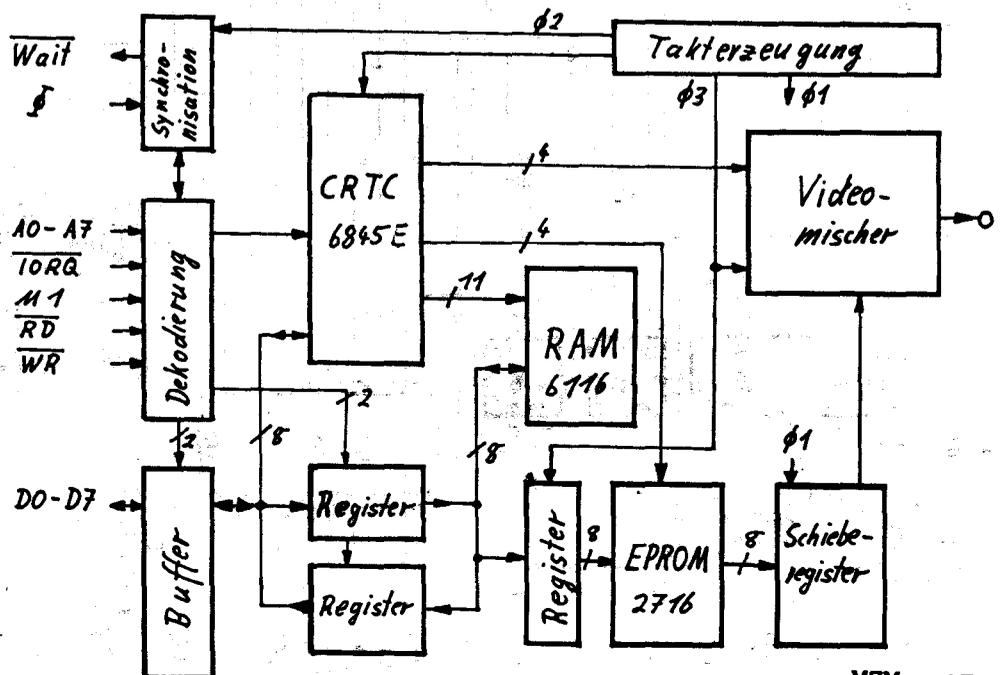
Bild 2 : Pinbelegung des 6845 E

V _{ss}	1	40 VSync
Res	2	39 HSync
LP	3	38 RA 0
MA 0	4	37 RA 1
MA 1	5	36 RA 2
MA 2	6	35 RA 3
MA 3	7	34 RA 4
MA 4	8	33 D 0
MA 5	9	32 D 1
MA 6	10	31 D 2
MA 7	11	30 D 3
MA 8	12	29 D 4
MA 9	13	28 D 5
MA 10	14	27 D 6
MA 11	15	26 D 7
MA 12	16	25 CS
MA 13	17	24 RS
DISPTNG	18	23 EN
CUDISP	19	22 R/W
V _{cc}	20	21 CCLK

Tabelle 3 : Stückliste der 80-Zeichen-Karte

IC 1	: 74LS245	8-fach Buffer bidirektional
IC 2	: 74LS374	8-fach D-FlipFlop
IC 3	: 74LS374	8-fach D-FlipFlop
IC 4	: 74LS374	8-fach D-Flipflop
IC 5	: 2716	EPROM 2K-8Bit
IC 6	: 6845E	Video-Controller
IC 7	: 6116	SRAM 2K-8Bit
IC 8	: 74LS116	8Bit-Schieberegister
IC 9	: 74LS669	4Bit-Binärzähler
IC 10	: 74LS136	4 Stk. EXOR mit O.C.
IC 11	: 74LS02	4 Stk. NOR
IC 12	: 74LS03	4 Stk. NAND mit O.C.
IC 13	: 74LS139	2 Stk. 2Bit-Binärdekoder
IC 14	: 74LS138	3Bit-Binärdekoder
IC 15	: 74LS113	2 Stk. JK-FlipFlop
IC 16	: 74LS113	2 Stk. JK-FlipFlop
IC 17	: 74LS04	6 Stk. Inverter
IC 18	: 74LS00	4 Stk. NAND
IC 19	: 74LS74	2 Stk. D-FlipFlop
		3 Widerstände 390 Ohm
		2 Widerstände 75 Ohm
		1 Widerstand 180 Ohm
		4 Widerstände 1,5 KOhm
		1 Kondensator 3,3 nF
		1 Quarz 16,0 MHz
		1 Transistor BC 109 o.ä.

**Bild 3 :
Blockschaltbild**



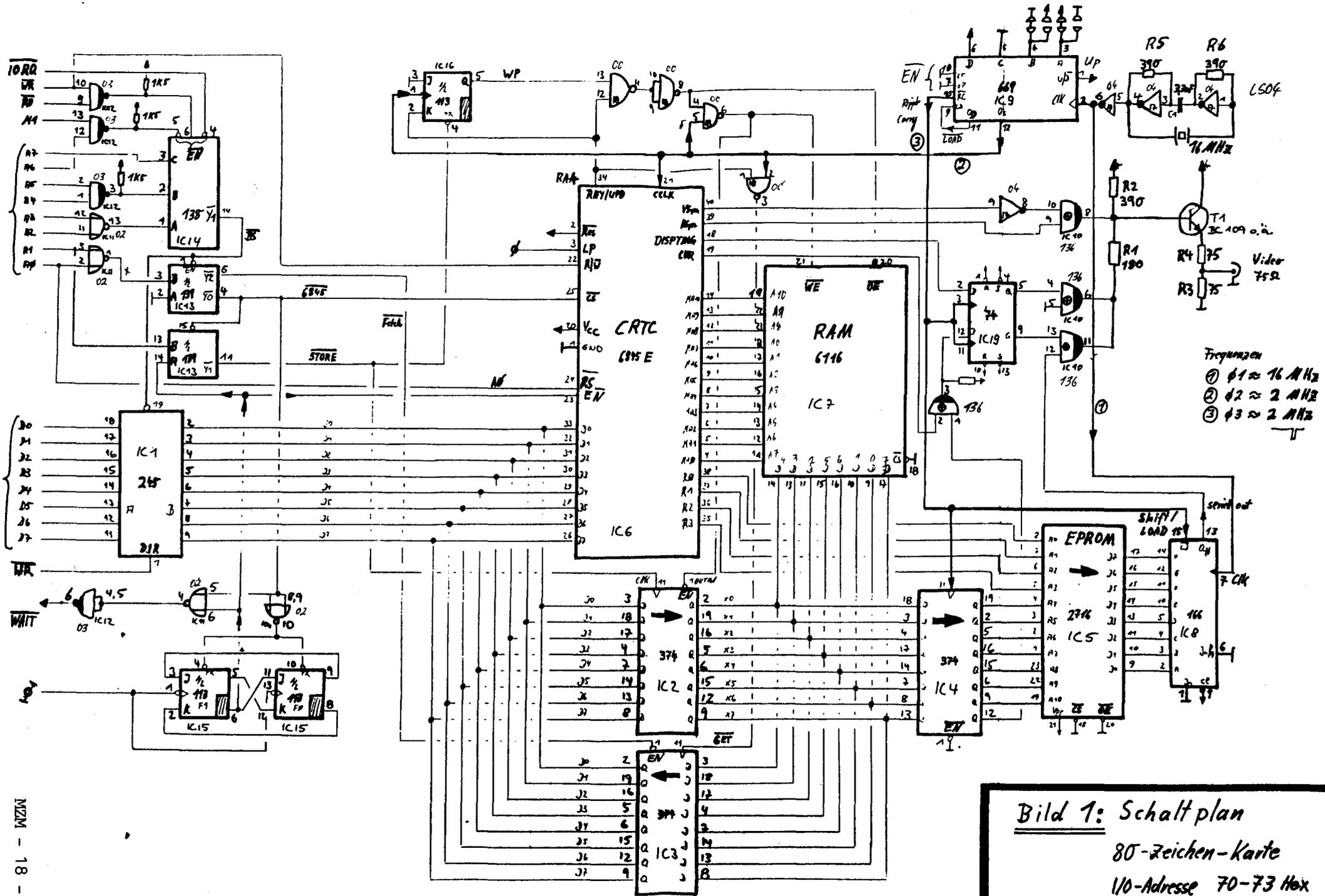
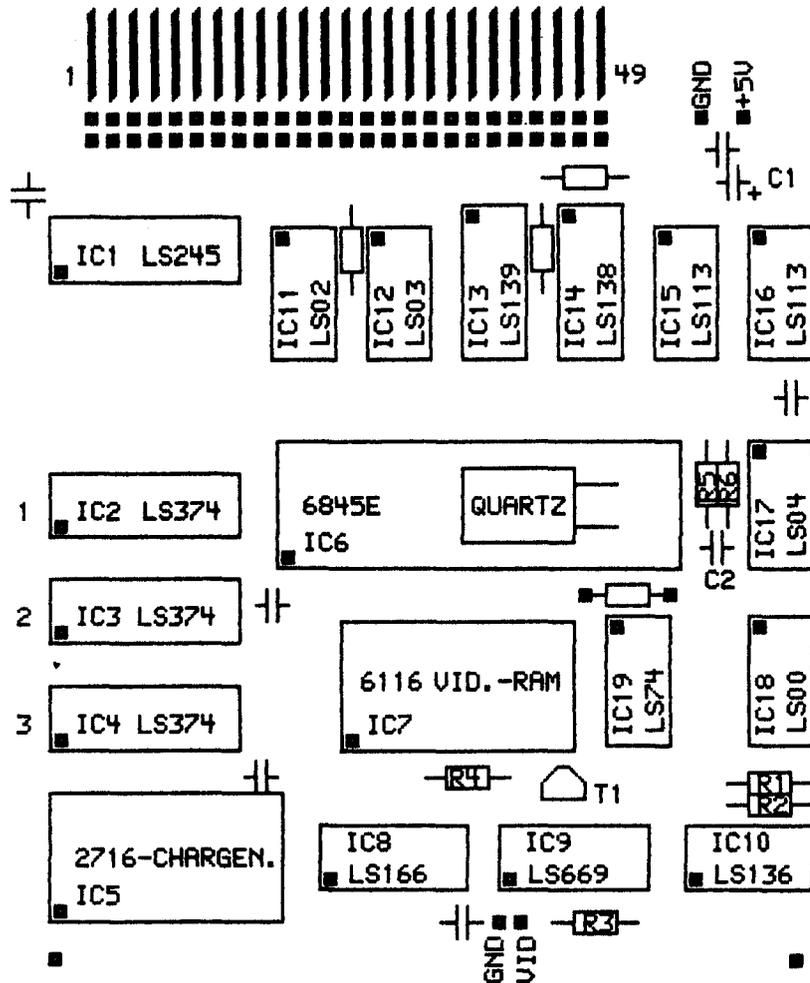


Bild 1: Schaltplan
 80-Zeichen-Karte
 I/O-Adresse 70-73 Hex

Bestückungsplan 80 Zeichen-Karte MZ 700



KONDENSATOREN 0 NR. = 0.1UF AUX !!
 WIDERSTAENDE 0. NR. = 3K3 oder 1K5 .
 R1=180, R2=390, R3, 4=75, R5, 6=1K, . C1=6, 8μF .



Abb.: 80 Zeichen Karte